

USB2.0 的 EMI 和 ESD 设计

2005.8.10

提供双向、实时数据传输的 USB 接口，以其即插即用、可热插拔、价格低廉等优点，目前已成为计算机和信息电子产品连接外围设备的首选接口。时下流行的 USB2.0 传输速率达到 480Mbps，与 12Mbps 的全速 USB1.1 和 1.5Mbps 低速 USB1.0 完全兼容。这使得消费量类产品如数字图像器、扫描仪、视频会议摄像机等，可以和计算机建立一个高速、高性能的数据传输。另外值得一提的是 USB2.0 的加强版 USB OTG，它可以实现没有主机时设备与设备之间的数据传输，例如，数码相机可以直接与打印机连接并打印照片，PDA 可以与其它品牌的 PDA 做数据传输或档案交换等功能。

对于 USB 家族高速的传输速率，如何提高 USB 信号的传输质量，减小电磁干扰(EMI)和静电放电(ESD)成为 USB 设计的关键。本文以 USB2.0 为例，从电路设计和 PCB 设计两个方面进行分析。

电磁兼容设计

USB2.0 接口在高速差动信号传输下，由于接地层与电源层的信号摇摆，使得放射噪声增加。因此为避免串扰，保证信号数据的完整性，除去会混入高速传送信号中的共模噪声是电磁兼容设计的必要对策。如图 1 所示，在数据电源线和地线上分别串联一颗阻抗为 120 欧姆、额定电流为 2A 的磁珠 PZ2012U121-2R0，在差分线对上串联一颗共模阻抗为 90 欧姆的共模扼流器(Common Mode Choke Coil)SDCW2012-2-900。共模扼流器由两根导线同方向绕在磁芯材料上，当共模方式电流通过会因磁通量叠加而产生高阻抗，对于差模方式的电流因磁通量互相抵消而产生较小阻抗。以 SDCW2012-2-900 为例，在 100MHz 的差模阻抗仅为 4.6 欧姆，从图 2 的衰减特性也能看出共模扼流器对差分信号不会造成影响，主要是针对共模电流做选择性的衰减。

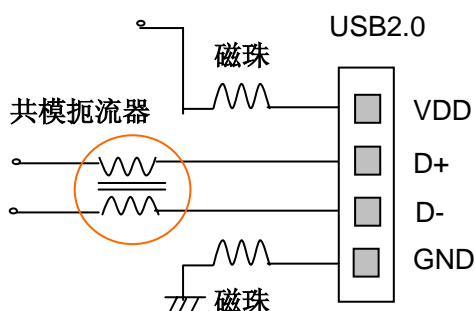


图 1、USB2.0 的噪声抑制

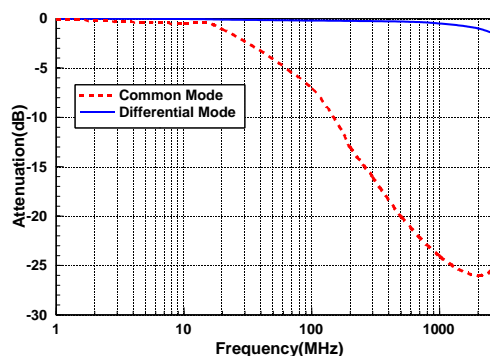


图 2、SDCW2012-2-900 的衰减频谱

ESD 防护设计

静电放电的危害无处不在，而由于 USB 接口的可热插拔，会容易因不可避免的人为因素导致静电损坏器件，比如死机、烧板等。使用 USB 接口的用户迫切要求加入防 ESD 的保护器件。如图 3 所示，数据电源线、地线各接一颗工作电压为 5.5V、电容为 100pF 的压敏电阻 SDV1005A5R5C101NPT 连到屏蔽地上，差分线对因数据传送速度高达 480Mbps，需要输入电容小于 4pF 的器件。而较大的电容能使数据信号波形恶化，甚至导致出现位错误。因此接入的压敏电阻工作电压为 18V、电容最大值为 4pF 的压敏电阻器 SDV1005H180C4R0GPT。图 4 的电压波形也验证了 4pF 电容的压敏电阻器对波形的变形影响不大。

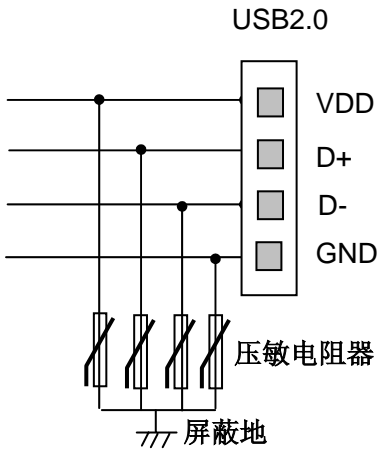


图 3、USB2.0 的 ESD 防护

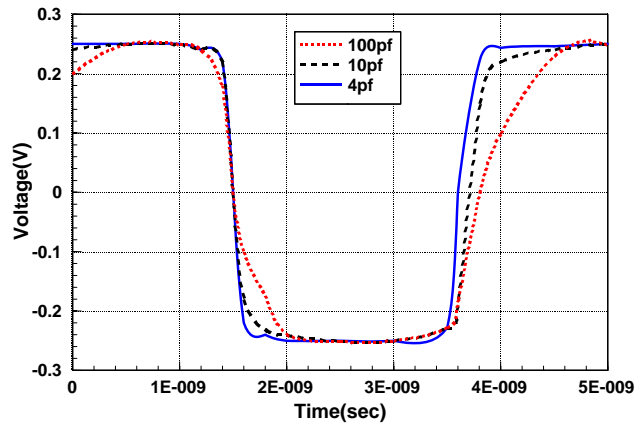


图 4、不同电容值的压敏电阻对波形影响

PCB 布线设计

对于 USB2.0 的 PCB 布线，以下原则须考虑在内：

1. 差分线对要保持线长匹配，否则会影响时序偏移、降低信号的质量、增加了 EMI；
2. 差分线对之间的间距保持小于 10mm，并增大与其它信号走线的间距；
3. 差分走线要求在同一板层，不同层产生的诸如阻抗、过孔的差别会破坏差模传输的效果，引入共模噪声；
4. 差分信号线之间的耦合会影响信号线的外在阻抗，必须采用终端电阻实现对差分传输线的最大匹配；
5. 尽量减少过孔和其它会引起线路不连续性的因素；
6. 避免导致阻值不连续性的 90°走线，使用圆弧或 45°折线来代替；
7. 压敏电阻器的接地端接入屏蔽地层，并放置在端口位置。